Simulasi Rangkaian Inverter CMOS

Ahmad Jabar Ilmi (5022211038)

Project url : [ilmiahmad/dsrt2024\_Ahmad-Jabar-Ilmi (github.com)](https://github.com/ilmiahmad/dsrt2024_Ahmad-Jabar-Ilmi)

# Rangkaian inverter cmos

Rangkaian Inverter CMOS merupakan  rangkaian logika inverter yang memanfaatkan pasangan **NMOS** sebagai saklar pulldown dan **PMOS** sebagai saklar pull-up. Rangkaian ini memiliki kelebihan yaitu disipasi daya statis nol dan kemampuan switching yang baik.

# Spesifikasi Desain

* Tegangan Sumber 1.8v
* Model FET Google skywater\_130 pdk
  + pfet\_01v8 dengan dimensi 1.14 / 0.15 micron
  + nfet\_01v8 dengan dimensi 0.38 / 0.15 micron

A computer screen shot of a computer program

Description automatically generated

# Hasil simulasi

Berikut hasil simulasi DC Sweep Rangkaian inverter CMOS

A screen shot of a computer

Description automatically generated